

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 2 7 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 3 7 8 9 1 1
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 7 8 9 1 1]

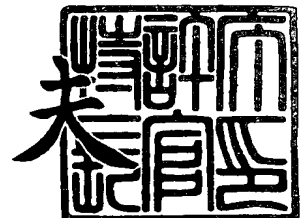
出 願 人 株式会社ルネサステクノロジ
Applicant(s):

U.S. Appln. Filed 12-12-03
Inventor: S. Konishi et al
Mattingly Stanger & Major
Docket H-1126

2 0 0 3 年 1 0 月 2 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 0 8 6 9 6 8

【書類名】 特許願

【整理番号】 H02011751

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/02

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立製作所 半導体グループ内

【氏名】 小西 聡

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立製作所 半導体グループ内

【氏名】 遠藤 恒雄

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立製作所 半導体グループ内

【氏名】 土屋 正明

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立製作所 半導体グループ内

【氏名】 中嶋 浩一

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社日立製作所

【代理人】

【識別番号】 100083552

【弁理士】

【氏名又は名称】 秋田 収喜

【電話番号】 03-3893-6221

【手数料の表示】

【予納台帳番号】 014579

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体モジュール

【特許請求の範囲】

【請求項 1】 上面に支持体を有し、下面に外部電極端子を有するモジュール基板と、
主面に設けた電極が上側になる姿勢で前記モジュール基板上に固定された第 1 の半導体チップと、
前記第 1 の半導体チップの上方に前記第 1 の半導体チップに接触することなく一部が平面的に重なり、前記支持体で支持固定された第 2 の半導体チップと、
前記第 1 の半導体チップと前記モジュール基板を電氣的に接続する導電性のワイヤとを有することを特徴とする半導体モジュール。

【請求項 2】 請求項 1 に記載の半導体モジュールにおいて、前記支持体の一部は導体であることを特徴とする半導体モジュール。

【請求項 3】 請求項 2 に記載の半導体モジュールにおいて、前記モジュール基板には前記モジュール基板の上下面間を貫通する導体からなるビアが設けられ、前記導体からなる支持体は前記ビアに接続されていることを特徴とする半導体モジュール。

【請求項 4】 請求項 1 に記載の半導体モジュールにおいて、前記支持体は基準電位になることを特徴とする半導体モジュール。

【請求項 5】 請求項 2 に記載の半導体モジュールにおいて、前記第 1 の半導体チップと前記第 2 の半導体チップは前記支持体を介して電氣的に接続されていることを特徴とする半導体モジュール。

【請求項 6】 請求項 1 に記載の半導体モジュールにおいて、前記支持体は前記モジュール基板の形成時に一緒に形成した突部で形成されていることを特徴とする半導体モジュール。

【請求項 7】 請求項 6 に記載の半導体モジュールにおいて、前記支持体内には前記モジュール基板の上下面間を貫通する導体からなるビアが設けられていることを特徴とする半導体モジュール。

【請求項 8】 請求項 1 に記載の半導体モジュールにおいて、前記支持体は

前記モジュール基板と別部品になり、前記モジュール基板に固定されていることを特徴とする半導体モジュール。

【請求項 9】 請求項 8 に記載の半導体モジュールにおいて、前記支持部品はボールで形成されていることを特徴とする半導体モジュール。

【請求項 1 0】 請求項 9 に記載の半導体モジュールにおいて、前記支持部品は導体からなり、前記支持部品は前記モジュール基板の上下面間を貫通する導体からなるビア上に電氣的に接続されていることを特徴とする半導体モジュール。

【請求項 1 1】 請求項 1 に記載の半導体モジュールにおいて、前記モジュール基板には前記モジュール基板の上下面間を貫通する導体からなるビアが設けられているとともに、前記モジュール基板の下面には導体層からなる放熱パッドが設けられ、かつ前記ビアは前記放熱パッドに接続されていることを特徴とする半導体モジュール。

【請求項 1 2】 請求項 1 に記載の半導体モジュールにおいて、前記第 2 の半導体チップの一辺は前記第 1 の半導体チップの一辺よりも長いことを特徴とする半導体モジュール。

【請求項 1 3】 請求項 1 に記載の半導体モジュールにおいて、発熱量は前記第 2 の半導体チップに比較して前記第 1 の半導体チップが大きいことを特徴とする半導体モジュール。

【請求項 1 4】 請求項 1 に記載の半導体モジュールにおいて、前記モジュール基板には前記モジュール基板の上下面を貫通して設けられる導体からなるビアが設けられ、前記第 1 の半導体チップは前記ビアに接続されていることを特徴とする半導体モジュール。

【請求項 1 5】 請求項 1 に記載の半導体モジュールにおいて、前記第 1 の半導体チップ及び前記第 2 の半導体チップは共通の基準電位電極に接続されていることを特徴とする半導体モジュール。

【請求項 1 6】 請求項 1 に記載の半導体モジュールにおいて、前記モジュール基板の上面には窪みが設けられ、前記第 1 の半導体チップは前記窪みの底上に固定されていることを特徴とする半導体モジュール。

【請求項 17】 請求項 16 に記載の半導体モジュールにおいて、前記窪みの底には前記モジュール基板の上下面間を貫通する導体からなるビアが設けられ、前記モジュール基板の下面には導体層からなる放熱パッドが設けられ、前記ビアは前記放熱パッドに接続されていることを特徴とする半導体モジュール。

【請求項 18】 請求項 1 に記載の半導体モジュールにおいて、前記第 2 の半導体チップの下面には基準電位電極が設けられていることを特徴とする半導体モジュール。

【請求項 19】 請求項 1 に記載の半導体モジュールにおいて、前記第 1 の半導体チップの下面には基準電位電極が設けられていることを特徴とする半導体モジュール。

【請求項 20】 請求項 1 に記載の半導体モジュールにおいて、前記第 2 の半導体チップの上面の電極と前記モジュール基板の配線は導電性のワイヤで電氣的に接続されていることを特徴とする半導体モジュール。

【請求項 21】 請求項 1 に記載の半導体モジュールにおいて、前記支持体の上面は前記第 1 の半導体チップに接続された前記ワイヤのループ高さよりも高くなっていることを特徴とする半導体モジュール。

【請求項 22】 請求項 1 に記載の半導体モジュールにおいて、前記モジュール基板の上面には窪みが設けられ、前記窪みの周囲の前記モジュール基板の上面に前記支持体が設けられ、前記窪みの底上に前記第 1 の半導体チップが固定され、前記支持体上に前記第 2 の半導体チップが固定され、前記支持体の上面は前記第 1 の半導体チップに接続された前記ワイヤのループ高さよりも高くなっていることを特徴とする半導体モジュール。

【請求項 23】 請求項 1 に記載の半導体モジュールにおいて、前記第 1 の半導体チップ及び前記第 2 の半導体チップにはそれぞれ能動素子が形成され、前記第 2 の半導体チップの能動素子によって前記第 1 の半導体チップの能動素子、および前記第 2 の半導体チップに含まれる他の能動素子が制御されるように構成されていることを特徴とする半導体モジュール。

【請求項 24】 請求項 23 に記載の半導体モジュールであり、複数のトランジスタを多段に従属接続した電力増幅装置を含み、前記第 2 の半導体チップに

は前記電力増幅装置の第1段トランジスタが含まれ、前記第1の半導体チップには前記電力増幅装置の最終段トランジスタが含まれていることを特徴とする半導体モジュール。

【請求項25】 請求項24に記載の半導体モジュールは、携帯電話機に搭載される半導体モジュールであることを特徴とする半導体モジュール。

【請求項26】 請求項1に記載の半導体モジュールにおいて、前記電子部品は受動部品または受動部品及び能動部品であることを特徴とする半導体モジュール。

【請求項27】 請求項1に記載の半導体モジュールにおいて、前記第1及び第2の半導体チップ、前記支持体、前記ワイヤ並びに前記電子部品は、絶縁性の樹脂からなる封止部で被われていることを特徴とする半導体モジュール。

【請求項28】 請求項27に記載の半導体モジュールにおいて、前記封止部の端部は、前記モジュール基板の端部より外側に位置していないことを特徴とする半導体モジュール。

【請求項29】 請求項27に記載の半導体モジュールにおいて、前記封止部を形成する樹脂はヤング率が $1 \sim 200 \text{ Mpa}$ 、熱膨張率 α が $180 \times 10^{-6} / ^\circ\text{C} \sim 200 \times 10^{-6} / ^\circ\text{C}$ のシリコンレジンや、ヤング率が $1000 \sim 10000 \text{ Mpa}$ のエポキシレジンであることを特徴とする半導体モジュール。

【請求項30】 上面に導体からなる支持体を有し、下面に外部電極端子を有するモジュール基板と、
主面に設けた電極が上側になる姿勢で前記モジュール基板上に固定された第1の半導体チップと、
前記第1の半導体チップの上方に間隔を隔てて重なり、前記支持体上に固定された第2の半導体チップと、
前記第1及び第2の半導体チップと前記モジュール基板を接続する導電性のワイヤと、
前記モジュール基板に電氣的に接続された電子部品とを有し、
前記第1の半導体チップ及び前記第2の半導体チップにはそれぞれトランジスタが形成されるとともに、これらのトランジスタの多段従属接続による高周波電力

増幅装置を構成し、前記第 2 の半導体チップには前記高周波電力増幅装置の第 1 段トランジスタが含まれ、前記第 1 の半導体チップには前記高周波電力増幅装置の最終段トランジスタが含まれ、
前記第 2 の半導体チップの下面には基準電位層が設けられ、該基準電位層に前記支持体が接続されていることを特徴とする半導体モジュール。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は半導体モジュールに係わり、特に複数の半導体チップを接触させることなく上下に重ねるように配置し、かつ上半導体チップのグランド強化が達成できる半導体モジュールに関する。

【 0 0 0 2 】

【従来の技術】

トランジスタ等の能動素子を組み込んだ半導体チップ、抵抗やコンデンサ等の受動素子を組み込んだチップ部品をそれぞれ配線基板に搭載した半導体モジュール（半導体装置）の一例として、ハイブリッドモジュールが知られている（例えば、特許文献 1 参照）。

【 0 0 0 3 】

また、パッケージ内に複数の半導体チップを組み込んだ製品が知られている（例えば、特許文献 2 参照）。

【 0 0 0 4 】

【特許文献 1】

特開 2 0 0 0 - 5 8 7 4 1 号公報（第 5 - 6 頁、図 1）

【特許文献 2】

特開 2 0 0 1 - 1 1 0 9 8 6 号公報（第 7 頁左欄）

【 0 0 0 5 】

【発明が解決しようとする課題】

移動体通信の端末機器（携帯電話機等）には多くの電子部品が組み込まれている。携帯電話機の送信系に組み込まれる高周波増幅装置（パワーアンプモジュール）

ル：P A）も急速な小型・高機能化が進んで来ている。通信方式の一つとしてG S M（Global System for Mobile Communication）方式が知られているが、このG S M方式用のパワーアンプモジュールの外形寸法は、現状では縦1 0 mm，横8 mmの大きさであるが、次世代のモジュールでは縦6 mm，横5 mmのサイズのもものが主流になると想定される。

【0 0 0 6】

また、C D M A（code division multiple access 符号分割多元接続）分野においても現状の縦6 mm，横6 mmのもものが、縦5 mm，横5 mm、さらには縦4 mm，横4 mmと順次要請されるものと想定できる。

【0 0 0 7】

このような超小型のパワーアンプモジュールでは、配線基板構成のモジュール基板における表面の二次元的を部品実装だけでは、トランジスタ等の能動素子を組み込んだ半導体チップや、抵抗（チップ抵抗），コンデンサ（チップコンデンサ）等の受動素子からなるチップ部品が搭載できなくなり、三次元実装が必要になる。

【0 0 0 8】

一方、特許文献2のように、半導体チップを並列に配置する構造では製品の小型化が妨げられる。また、半導体チップの上面に他の半導体チップを搭載する積層搭載構造では、上側の半導体チップ裏面の基準電位電極（グランド電極）の強化ができ難い問題がある。

【0 0 0 9】

本発明の目的は、複数の半導体チップを重ねるように積層搭載する構成の半導体モジュールにおける上側半導体チップの下面グランド電極のグランド強化を図ることにある。

【0 0 1 0】

本発明の他の目的は、複数の半導体チップや受動部品等を組み込んだ半導体モジュールの小型化を図ることにある。

【0 0 1 1】

本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および

添付図面からあきらかになるであろう。

【 0 0 1 2 】

【課題を解決するための手段】

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。

【 0 0 1 3 】

- (1) 本発明の半導体モジュールは、
- 上面に第 1 の半導体チップ（下半導体チップ）を搭載するための窪みを有し、前記窪みの周囲の前記上面に第 2 の半導体チップ（上半導体チップ）を搭載する支持体を有する配線基板からなるモジュール基板と、
- 前記窪み底上のチップ搭載層上に、主面に設けた電極が上側になる姿勢で固定される第 1 の半導体チップと、
- 前記支持体上面に、主面に設けた電極が上側になる姿勢で固定される前記第 1 の半導体チップよりも大きい第 2 の半導体チップと、
- 前記第 1 の半導体チップの電極と前記モジュール基板の配線を接続する導電性のワイヤと、
- 前記第 2 の半導体チップの電極と前記モジュール基板の配線を接続する導電性のワイヤと、
- 前記モジュール基板の上面に搭載される抵抗、コンデンサ等の電子部品と、前記第 1 ・第 2 の半導体チップ、ワイヤ、電子部品等を被い前記モジュール基板の上面を被う一定厚さの絶縁性樹脂からなる封止部と、
- 前記モジュール基板の下面に設けられる導体層からなる外部電極端子と、
- 前記モジュール基板の下面に設けられ、基準電位電極（グランド電極）となる導体層からなる放熱パッドと、
- 前記モジュール基板の前記窪み部分を含み上下面間を貫通する導体からなるビアとを有し、
- 前記支持体は導電性のボールからなり前記ビア上に設けられ、前記第 2 の半導体チップを支持し、
- 前記第 1 の半導体チップの上側に前記第 2 の半導体チップが非接触状態で重な

り、

前記第 1 の半導体チップに接続されるワイヤのループ高さよりも前記第 2 の半導体チップの下面は高くなり、

前記窪み底のビア及び前記支持体に接続されるビアは共に前記放熱パッドに接続されていることを特徴とする。

【0 0 1 4】

前記半導体モジュールは、複数のトランジスタを多段に従属接続した高周波電力増幅装置を含み、前記第 2 の半導体チップには前記高周波電力増幅装置の第 1 段トランジスタが含まれ、前記第 1 の半導体チップには前記高周波電力増幅装置の最終段トランジスタが含まれている。この半導体モジュールは携帯電話機に搭載される。また、モジュール基板の外形と封止部の外形は同じ寸法になっている。

【0 0 1 5】

このような半導体モジュールは、第 1 の半導体チップ（下半導体チップ）の上方に第 2 の半導体チップ（上半導体チップ）を配置する三次元実装構造になるため、同一平面に第 1 及び第 2 の半導体チップを並列に配置する構造に比較して半導体モジュールを小型にすることができるとともに、下半導体チップはモジュール基板の上面に設けた窪みの底上に固定する構造になっていることから、窪みの深さ分半導体モジュールの薄型化を図ることができる。

【0 0 1 6】

このような半導体モジュールは、下半導体チップの下面はビアを介してモジュール基板の下面の基準電位（グランド）にされる放熱パッドと電氣的に接続され、上半導体チップは導電性のボール及びビアを介して前記放熱パッドに電氣的に接続されることから、下半導体チップは勿論のこととして上半導体チップもグランドが強化される。

【0 0 1 7】

このような半導体モジュールは、高周波電力増幅装置を構成し、上半導体チップには高周波電力増幅装置の第 1 段トランジスタが含まれ、下半導体チップには第 1 段トランジスタよりも発熱量が大きい最終段トランジスタが含まれているが

、熱放散性が良好で、両トランジスタのグランドも強化されていることから、この半導体モジュールが組み込まれた携帯電話機も安定して動作する。

【 0 0 1 8 】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、発明の実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【 0 0 1 9 】

（実施形態 1）

図 1 乃至図 7 は本発明の一実施形態（実施形態 1）である半導体モジュールに係わる図である。図 1 乃至図 5 は半導体モジュールの構造に係わる図であり、図 1 は断面図、図 2 は平面図、図 3 は底面図、図 4 は一部の拡大断面図、図 5 は封止部を除去した状態の模式的平面図である。

【 0 0 2 0 】

本実施形態 1 の半導体モジュール（半導体装置） 1 は、図 1 乃至図 3 に示すように、外観的には四角形のモジュール基板 2 と、このモジュール基板 2 の上面に重ねて形成される封止部（パッケージ） 3 と、モジュール基板 2 の下面に設けられる複数の外部電極端子 4 及び放熱パッド 5 とからなっている。

【 0 0 2 1 】

半導体モジュール 1 は、後述するが、その製造において、モジュール母基板の上面に半導体チップを含む電子部品を搭載し、その後電子部品等を被うようにモジュール母基板の上面に一定の高さの樹脂封止層を形成し、ついでモジュール母基板を重ねた樹脂封止層をも含めて縦横に切断分離して一度に複数の半導体モジュール 1 を形成することから、モジュール基板 2 の側面と封止部 3 の側面は一致し、封止部 3 の端部は、モジュール基板 2 の端部より外側に位置していない構造になる。この結果、半導体モジュール 1 を小型に製造することができることになる。

【 0 0 2 2 】

モジュール基板 2 はプリント回路基板（P C B）からなっている。P C B は複

数の誘電体層（絶縁膜）を貼り合わせたような構造となり、上下面及び内部に所定の配線パターンの導体層を有し、かつ上下の導体層は上下に延在する導体を介して電氣的に接続されている。本実施形態 1 では、特に限定はされないが、誘電体層は 5 層になっている。配線 2 2 は前記導体層や導体によって形成される。

【0 0 2 3】

モジュール基板 2 の下面の導体層によって前記外部電極端子 4 や放熱パッド 5 が形成される。モジュール基板 2 の上面にはワイヤ接続パッド 2 3，電極接続パッド 2 4 が前記導体層によって形成されている。

【0 0 2 4】

モジュール基板 2 の下面に設けた導体層によって前記外部電極端子 4 や放熱パッド 5 が形成される。また、モジュール基板 2 の上面に設けた導体層によって、ワイヤ接続パッド 2 3 や電極接続パッド 2 4 が形成される。

【0 0 2 5】

また、本実施形態 1 では、モジュール基板 2 の上面に窪み 1 0 が設けられている。そして、この窪み 1 0 の底にはモジュール基板を上下に貫通するスルーホールが設けられるとともに、このスルーホールには導体が充填されてビア 8 が形成されている。このビア 8 は放熱パッド 5 に接続されている。放熱パッド 5 は外部電極端子 4 に比較して面積が大きくなっている。

【0 0 2 6】

また、窪み 1 0 の周囲のモジュール基板 2 にはスルーホールが設けられるとともに、このスルーホール内には導体が充填されてビア 7 が形成されている。このビア 7 の従って下端も放熱パッド 5 に接続されている。

【0 0 2 7】

導体層及び導体は金属で形成されている。例えば、モジュール基板 2 の上下面に形成される導体層は、図示しないが T i （下層）／T i N とこの層上に形成される T i （下層）／A l - C u - S i からなっている。また、接着剤やワイヤが接続される導体層の表面は接続を良好とするために、メッキ膜 9 が設けられている。メッキ膜 9 は、例えば、ワイヤ接続パッド 2 3 及び電極接続パッド 2 4 の表面、ビア 7 の上面にそれぞれ設けられている。メッキ膜 9 は、例えば T i （下

層) / Ni からなっている。

【0028】

外部電極端子4は、図3に示すように、半導体モジュール1の四角形の底面において、各辺に沿って所定ピッチで配列されている。そして、底面の中央部分に外部電極端子4に比較して大幅に広い面積の放熱パッド5が配置されている。

【0029】

モジュール基板2の上面の略中央には窪み(キャビティ)10が設けられている。この窪み10の底上には半導体チップ(第1の半導体チップ)15が接着材17を介して搭載されている。窪み10の底に設けられるこれらビア8は窪み10の底上に固定される半導体チップ15で発生する熱を速やかに放熱パッド5に伝達する役割を果たしている。半導体モジュール1を実装基板に実装した際、放熱パッド5が広い程、熱を実装基板側に有効に伝達することができる。

【0030】

また、窪み10の周囲のモジュール基板2の上面部分(窪み底よりも一段高い面)にもビア7が設けられているが、このビア7上には導体からなる支持体12が接着固定されている。

【0031】

これら支持体12は窪み10を囲むように窪み10の周囲に設けられている。そして、これら支持体12上には半導体チップ(第2の半導体チップ)16が搭載されている。前記支持体12は、例えば半田ボールが使用されている。支持体12が接着されるビア7の上面にはメッキ膜9が形成され、支持体12との接着性を高めている。

【0032】

本実施形態1の場合、半導体チップ15及び半導体チップ16の図示しない半導体基板はそれぞれのビア8, 7に電氣的に接続される構成になっている。本実施形態1では、半導体基板は第1基準電位、即ちグランド電位になっている。従って、放熱パッド5もグランド電位になる。

【0033】

二つの半導体チップ15, 16は上下で所定間隔を有して重なりあう(非接触

状態) ことから、窪み 10 の底に固定される半導体チップ 15 を下半導体チップと呼称し、支持体 12 に固定される半導体チップ 16 を上半導体チップとも呼称する。下半導体チップは窪み底に搭載され、上半導体チップは窪みの周囲に設けられた支持体 12 上に搭載されることから、上半導体チップ 16 としては、下半導体チップ 15 よりも大きいものが使用される。

【0034】

下半導体チップ 15 は窪み 10 の底の複数のビア 8 に接続されることから、熱放散性が良好である。従って、下半導体チップは上半導体チップよりも発熱量が大きいものでも安定して動作することができる。本実施形態 1 では、上半導体チップは発熱量が小さい制御系の能動素子 (例えば、トランジスタ) を組み込んだものを採用し、下半導体チップは上半導体チップよりも発熱量が大きい駆動系のトランジスタを組み込んだものを採用することができる。

【0035】

下半導体チップ及び上半導体チップは、共に電極 (図示せず) が上面になる姿勢でそれぞれ搭載される。そして、チップの電極とモジュール基板 2 の所定の配線層部分は導電性のワイヤ 18 で電氣的に接続されている。

【0036】

下半導体チップ 15 に接続されたワイヤのループ高さよりも上半導体チップ 16 の下面の高さは高くなり、下半導体チップ 15 に接続されたワイヤ 18 が上半導体チップ 16 の下面に接触してショート不良を起こさないようになっている。従って、当然にして半導体チップ 15 の上方に半導体チップ 15 に接触することもなく半導体チップ 16 が配置されることになる。

【0037】

モジュール基板 2 の上面には、図 4 及び図 5 に示すように、電子部品 19 が複数搭載されている。電子部品 19 は、チップ抵抗、チップコンデンサ、チップインダクタ等のチップ部品である。これらチップ部品は、その両端にそれぞれ電極 19a を有し、この電極 19a 部分が半田 20 によってモジュール基板 2 の配線層に接続されることによって搭載されている。本実施形態 1 では半田は Pb の含有量が少ない半田 (以下 Pb フリー半田と呼称) が用いられる。Pb フリー半田

としては、例えば、 $\text{Sn} \cdot \text{Ag} \cdot \text{Cu}$ に Zn や Bi を含む半田が使用される。図 5 では半田 20 は省略してある。

【0038】

なお、モジュール基板 2 の上面における配線層のパターンを選択することによって、能動素子を組み込んだ電子部品、即ち、半導体チップや樹脂封止された小型のトランジスタ等の搭載も可能である。

【0039】

モジュール基板 2 の上面側には、半導体チップ 15、16、ワイヤ 18、電子部品 19 等を被う封止部 3 が形成されている。この封止部 3 は絶縁性の樹脂で形成される。封止部 3 は、例えば、ヤング率が $1 \sim 200 \text{ Mpa}$ 、熱膨張率 α が $180 \times 10^{-6} / ^\circ\text{C} \sim 200 \times 10^{-6} / ^\circ\text{C}$ のシリコンレジンや、ヤング率が $1000 \sim 10000 \text{ Mpa}$ のエポキシレジンで形成する。これにより、顧客実装のリフローでのパッケージ内の半田膨張による半田フラッシュ防止効果がある。即ち、実装基板に半導体モジュール 1 を半田等の接合材でリフローして実装する際、半導体モジュール 1 の封止部 3 内に組み込まれている電子部品の接合部分の半田が、リフローの熱によって膨張してモジュール基板 2 と封止部 3 の界面から外部に滲み出る現象（半田フラッシュ現象）が発生し易くなる。モジュール基板 2 の熱膨張率 α は $7 \times 10^{-6} / ^\circ\text{C}$ 程度であることから、封止部 3 を前記のようなヤング率や熱膨張率を有する樹脂で形成することによってモジュール基板 2 と封止部 3 との接着強度を向上させることができ、半田フラッシュ現象の発生を抑えることができる。

【0040】

半導体チップ 15、16 は、例えばシリコン単結晶基板を基に形成され、常用のエピタキシャル成長、ドナーやアクセプタとなる不純物の選択拡散等によってトランジスタ等の能動素子等の電子素子が所定箇所に 1 乃至複数形成される。これら各電子素子の電極は必要に応じて配線によって接続されるとともに、所定の電極は半導体チップの上面に電極端子として引き出される。また、半導体チップ 15、16 は、化合物半導体によるトランジスタ等の能動素子を構成しているものでもよい。

【 0 0 4 1 】

半導体モジュール 1 は、例えば、下面の外部電極端子 4 や放熱パッド 5 をも含みモジュール基板 2 の厚さが 0. 7 5 mm、封止部 3 の厚さが 0. 9 mm となり、半導体チップを二段に積層する構成になるが、薄型化できる。

【 0 0 4 2 】

このような半導体モジュール 1 は、図 6 に示すように P C B 基板からなる実装基板 3 0 に実装されて使用される。実装基板 3 0 は上下面及び内部に所定パターンの配線層 3 1 を有するとともに、これら配線層 3 1 はスルーホールに充填された導体 3 4 を介して電氣的に接続されている。内部の配線層 3 1 は複数層になっている。実装基板 3 0 の上下面の配線層 3 1 においては、電極が接続される部分には接続性能を向上するためのメッキ膜（省略）が設けられている。メッキ膜は、例えば N i 層（下層）／P b フリー半田からなっている。また、実装基板 3 0 の上面には、半導体モジュール 1 の放熱パッド 5 に対応して熱放散パッド 3 5 が設けられている。

【 0 0 4 3 】

半導体モジュール 1 は、実装基板 3 0 の上面の配線層 3 1 及び熱放散パッド 3 5 上に、下面の外部電極端子 4 及び放熱パッド 5 を重ね、あらかじめ配線層 3 1 及び熱放散パッド 3 5 上に設けておいた半田 3 6 をリフローすることによって、図 6 に示すように実装される。

【 0 0 4 4 】

つぎに、本実施形態 1 の半導体モジュール 1 の製造方法について、図 7（a）～（f）を参照しながら説明する。半導体モジュール 1 は、モジュール母基板用意、モジュール母基板上面へのチップ状電子部品の搭載、窪み底上への下半導体チップ（第 1 の半導体チップ）の搭載、第 1 の半導体チップにおけるワイヤボンディング、窪み周囲のビア上への支持体固定、支持体上面への上半導体チップ（第 2 の半導体チップ）の搭載、第 2 の半導体チップにおけるワイヤボンディング、モジュール基板上面への樹脂封止層の形成、モジュール母基板の切断分離の各工程を経て製造される。

【 0 0 4 5 】

図 7 (a) に示すように、最初にモジュール母基板 2 a を用意する。このモジュール母基板 2 a は、製品形成部 f を縦横に整列配置〔n 行 m 列の整列配置〕した四角形の PCB からなっている。図 7 (a) において、f の寸法領域が製品形成部である。製品形成部 f を拡大したものを図 7 (b) に断面図として示す。製品形成部 f の構造は、既に半導体モジュール 1 のモジュール基板 2 として説明した構造部分である。製品形成部 f は、上面の略中央に窪み 10 を有し、窪み 10 の底及び周囲のモジュール基板 2 の上面にビア 8, 7 をそれぞれ有し、モジュール基板 2 の上面に配線層を、下面に外部電極端子 4 及び放熱パッド 5 を有する構造になっている。

【0046】

つぎに、図 7 (c) に示すように、モジュール基板 2 の上面にチップ状電子部品 19 を搭載する。搭載構造については、既に図 4 を用いて説明したが、チップ状電子部品 19 の両端の電極 19 a をモジュール基板 2 の上面の電極接続パッド 24 上に載置し、電極接続パッド 24 上にあらかじめ印刷等によって設けた半田 20 を一時的に加熱溶融（リフロー）して電極 19 a を電極接続パッド 24 に固定する（図 4 参照）。搭載されるチップ状電子部品 19 は、例えば、チップ抵抗、チップコンデンサ、チップインダクタ等の受動部品である。

【0047】

つぎに、図 7 (d) に示すように、窪み 10 の周囲のモジュール基板 2 に設けたビア 7 上に、半田ボールからなる支持体 12 を接着する。また、窪み 10 の底上に接着材 17 を介して半導体チップ 15（第 1 の半導体チップ：下半導体チップ）を搭載する。その後、半導体チップ 15 の図示しない電極とモジュール基板 2 の上面の所定のワイヤ接続パッド 23 を導電性のワイヤ 18 で電氣的に接続する。

【0048】

つぎに、図 7 (e) に示すように、窪み 10 の周囲のモジュール基板 2 の上面に配置された支持体 12 上に半導体チップ 16（第 2 の半導体チップ：上半導体チップ）を所定の接着材（省略）を用いて搭載する。また、上半導体チップ 16 の図示しない電極と、モジュール基板 2 の上面の所定のワイヤ接続パッド 23 を

導電性のワイヤ 18 で電氣的に接続する。

【0049】

つぎに、図 7 (f) に示すように、モジュール母基板 2 a の上面に所定高さに樹脂封止層 3 a を、例えばトランスファモールディング方法によって形成し、モジュール母基板 2 a の上面側に搭載した半導体チップ 15, 16, ワイヤ 18 及び電子部品 19 を被う。

【0050】

つぎに、モジュール母基板 2 a を重なった樹脂封止層 3 a と共に縦横に切断して分離させ、図 1 乃至図 3 に示すようを半導体モジュール 1 も複数製造する。この切断によってモジュール母基板 2 a はモジュール基板 2 となり、樹脂封止層 3 a は封止部 3 になる。

【0051】

図 8 は本実施形態 1 の半導体モジュールに適用できる高周波電力増幅装置の例である。この高周波電力増幅装置は図 8 に示すような回路構成になっている。この高周波電力増幅装置は 2 種類の通信系を増幅する構成であり、各通信系を増幅する増幅系はトランジスタを 3 段従属接続した 3 段構成となっている。

【0052】

即ち、一方の通信系は入力端子 P in 1 と、出力端子 P out 1 との間に初段トランジスタ Q 1, 次段トランジスタ Q 2, 並列接続される最終段（出力段）トランジスタ Q 3, Q 4 を順次接続した構成になり、各トランジスタのドレイン電極には電源電圧 V dd 1 が印加され、各トランジスタのゲート電極には制御端子 V apc から入力される電圧によってバイアスされるようになっている。

【0053】

また、他方の通信系は入力端子 P in 2 と、出力端子 P out 2 との間に初段トランジスタ Q 5, 次段トランジスタ Q 6, 並列接続される最終段（出力段）トランジスタ Q 7, Q 8 を順次接続した構成になり、各トランジスタのドレイン電極には電源電圧 V dd 2 が印加され、各トランジスタのゲート電極には制御端子 V apc から入力される制御電圧によってバイアスされるようになっている。

【0054】

制御端子V_{apc}はスイッチS W 1 に接続され、このスイッチS W 1 は切替端子V_{ctl}による切替え信号によって切り替わり、制御端子V_{apc}の制御電圧はこのスイッチS W 1 によって特定された通信系の増幅を行うようになっている。

【 0 0 5 5 】

トランジスタQ 1 , Q 2 , Q 5 , Q 6 は単一の半導体チップ（チップ1）にモノリシックに形成され、出力段トランジスタのQ 3 , Q 4 , Q 7 , Q 8 は単一の半導体チップ（チップ2）にモノリシックに形成されている。

【 0 0 5 6 】

両通信系においては、Cで表示される容量素子（C P , C G , C B）、Rで表示される抵抗素子（R P , R G）、Lで表示されるインダクタが多数組み込まれ、整合回路やバイアス回路を構成している。

【 0 0 5 7 】

この構成では、例えば、一方の通信系は周波数帯域が1 7 1 0 ~ 1 7 8 5 M H z となるD C S（Digital Cellular System 1800）方式であり、他方の通信系は周波数帯域が8 8 0 ~ 9 1 5 M H z となるG S M（Global System for Mobile Communication）方式である。

【 0 0 5 8 】

発熱量が大きい出力段トランジスタを組み込んだチップ2は、実施形態1の構成では窪み10の底に固定するようになり、発熱量が出力段トランジスタに比較して充分小さい初段・次段トランジスタを組み込んだチップ1は支持体12の上面に搭載されるようになる。

【 0 0 5 9 】

本実施形態1によれば以下の効果を有する。

（1）第1の半導体チップ（下半導体チップ）15の上方に第2の半導体チップ（上半導体チップ）16を配置する三次元実装構造になるため、同一平面に第1及び第2の半導体チップを並列に配置する構造に比較して半導体モジュール1を小型にすることができる。

【 0 0 6 0 】

（2）下半導体チップ15はモジュール基板2の上面に設けた窪み10の底上

に固定する構造になっていることから、窪みの深さ分半導体モジュールの薄型化を図ることができる。

【0061】

(3) 下半導体チップ15の下面はビア8を介してモジュール基板2の下面の基準電位（グランド）にされる放熱パッド5と電氣的に接続され、上半導体チップ16は半田ボールからなる支持体12及びビア7を介して放熱パッド5に電氣的に接続されることから、下半導体チップ15は勿論のこととして上半導体チップ16もグランドが強化される。

【0062】

(4) ビア8から放熱パッド5に至る経路の熱抵抗、及び支持体12からビア7を通り放熱パッド5に至る経路の熱抵抗は、支持体12、ビア7、8が熱抵抗の小さい導体（金属）で形成されていることから、上・下半導体チップ15、16で発生する熱を速やかに放熱パッド5に伝達することができる。即ち、半導体モジュール1の放熱パッド5を実装基板30の熱放散パッド35に半田等の熱抵抗の低い接合材（半田36）で接着する場合は、上・下半導体チップ15、16で発生した熱は速やかに実装基板30に放散され、半導体モジュール1の安定動作が維持できる。

【0063】

例えば、本発明の半導体モジュール1で携帯電話機用の高周波増幅装置を形成した場合、多段構成の増幅段において、熱の発生が大きい最終段（出力段）のトランジスタを半導体チップ15に形成し、発熱量の小さい初段のトランジスタや制御用のトランジスタを形成した半導体チップ16を支持体12の上面に搭載する場合には、小型でかつ放熱特性が良好な高周波増幅装置を提供することができる。この結果、この半導体モジュール1が組み込まれた携帯電話機も安定して動作する。

【0064】

（実施形態2）

図9乃至図11は本発明の他の実施形態（実施形態2）である半導体モジュールに係わる図である。図9は半導体モジュールを示す模式的断面図、図10は半

導体モジュールの一部の拡大断面図、図 11 は半導体モジュールにおいて封止部を除去した状態の模式的平面図である。

【0065】

本実施形態 2 の半導体モジュール 1 は、前記実施形態 1 の半導体モジュール 1 において、上半導体チップ 16 を支持する支持体 12 をモジュール基板 2 と一体に形成した構造である。即ち、実施形態 1 の支持体 12 はモジュール基板 2 とは別体の構造になっているが、本実施形態 2 の場合は、モジュール基板 2 の製造時に同時に支持体 12 も形成するものである。

【0066】

実施形態 1 の半導体モジュール 1 は、誘電体層を 5 層としているが、本実施形態 2 では誘電体層を 6 層とし、最上層の誘電体層を図 11 に示すように、四角形パターンとして突出した支持体 12 とし、かつ上半導体チップ 16 を支持できる位置に配置したものである。また、各支持体 12 の中心をモジュール基板 2 の上下を貫通するビアホールを設け、かつこのビアホール内に導体を充填させてビア 7 を形成してある。このビア 7 もモジュール基板 2 の下面の放熱パッド 5 に接続されている。支持体 12 の中心を貫くビア 7 の表面にはメッキ膜 9 が設けられ、このメッキ膜 9 部分に接着材を介して半導体チップ 16 の下面が電氣的に接続されている。

【0067】

本実施形態 2 の半導体モジュール 1 も実施形態 1 と同様な効果を有する。

【0068】

(実施形態 3)

図 12 は本発明の他の実施形態（実施形態 3）である半導体モジュールを示す模式的断面図、図 13 は半導体モジュールの等価回路図である。

【0069】

本実施形態 3 の半導体モジュール 1 は、図 12 に示すように構造的には実施形態 1 と同様である。しかし、窪み 10 の底に搭載される半導体チップ 15 と、支持体 12 上に搭載される半導体チップ 16 内に組み込まれるトランジスタが実施形態 1 の場合と異なる。図 13 は実施形態 1 における図 8 に対応するものである。

。

【0070】

図13において、一方の通信系は入力端子Pin1と、出力端子Pout1との間に初段トランジスタQ1、次段トランジスタQ2、最終段（出力段）トランジスタQ3、Q4を順次接続した構成になり、他方の通信系は入力端子Pin2と、出力端子Pout2との間に初段トランジスタQ5、次段トランジスタQ6、並列接続される最終段（出力段）トランジスタQ7、Q8を順次接続した構成になっている。

【0071】

実施形態1の半導体モジュール1では、窪み10の底に搭載する下半導体チップ15には、最終段（出力段）トランジスタQ3、Q4、Q7、Q8を組み込み、支持体12の上面に搭載する半導体チップ16には、制御ICと初段トランジスタQ1、Q5及び次段トランジスタQ2、Q6を組み込んでいる。

【0072】

これに対して、本実施形態3の半導体モジュール1では、窪み10の底に搭載する半導体チップ15には制御ICと初段トランジスタQ1、Q5を組み込み、支持体12の上面に搭載する半導体チップ16には次段トランジスタQ2、Q6と、最終段（出力段）トランジスタQ3、Q4、Q7、Q8を組み込んでいる。

【0073】

しかし、回路規模の違いによっては、即ち、最終段（出力段）トランジスタの発熱量が大きい場合には、上半導体チップ16に最終段（出力段）トランジスタQ3、Q4、Q7、Q8を組み込み、下半導体チップ15に制御ICと初段トランジスタQ1、Q5を組み込むことも可能である。これは、上半導体チップ16の熱が支持体12、ビア7を経由して放熱パッド5に伝達される放熱効果によって、十分上半導体チップ16が安定して動作することが条件である。

【0074】

以上本発明者によってなされた発明を実施形態に基づき具体的に説明したが、本発明は上記実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。実施形態1では、増幅素子としてM

OSFET (Metal Oxide Semiconductor Field Effect Transistor)を用いているが、他のシリコンまたは化合物半導体を含むバイポーラ系トランジスタであってもよい。

【0075】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

【0076】

(1) 複数の半導体チップの内、少なくとも二つの半導体チップを上下に重ねるように配置することにより、実装密度向上による半導体モジュールの小型化を図ることができる。

【0077】

(2) モジュール基板の上面に窪みを設け、この窪み底に下半導体チップを搭載し、その上方に離して支持体の上面に上半導体チップを搭載する構造になっていることから、半導体モジュールの薄型化を図ることができる。

【0078】

(3) 発熱量の大きい半導体チップをビアを複数設けた窪みの底に搭載してビアを介しての熱放散性を向上させることができる。また、上半導体チップも導体からなる支持体或いはビアを介して熱放散性を向上させているので、半導体モジュールの安定動作が可能になる。

【0079】

(4) 上半導体チップの下面部分は支持体やビアを介してモジュール基板の下面に設けられた導体からなる放熱パッドに電氣的に接続されている。このため、上半導体チップの下面グランド電極のグランド強化を図ることができる。また、下半導体チップもビアを介して放熱パッドに電氣的に接続されていることから下半導体チップの下面グランド電極のグランド強化を図ることができる。この結果、半導体モジュールの安定動作が可能になる。

【0080】

(5) 上記(3)及び(4)に記載のように、半導体モジュールは熱放散性向上及びグランド強化が図れるため、半導体モジュールを携帯電話機用の高周波増

幅装置に適用した場合には、この半導体モジュールを組み込んだ携帯電話機も安定して動作することになる。

【 0 0 8 1 】

(6) 複数の半導体チップや受動部品等を高集積度でモジュール基板に組み込むことができることから半導体モジュールの小型化を図ることができる。

【図面の簡単な説明】

【図 1】

本発明の一実施形態（実施形態 1）である半導体モジュールの模式的断面図である。

【図 2】

本実施形態 1 の半導体モジュールの平面図である。

【図 3】

本実施形態 1 の半導体モジュールの底面図である。

【図 4】

本実施形態 1 の半導体モジュールの一部の拡大断面図である。

【図 5】

本実施形態 1 の半導体モジュールにおいて封止部を除去した状態の模式的平面図である。

【図 6】

本実施形態 1 の半導体モジュールを実装基板に実装した状態を示す模式的断面図である。

【図 7】

本実施形態 1 の半導体モジュールの製造における各工程での状態を示す模式的工程断面図である。

【図 8】

本実施形態 1 の半導体モジュールに適用可能な高周波電力増幅装置の回路図である。

【図 9】

本発明の他の実施形態（実施形態 2）である半導体モジュールを示す模式的断

面図である。

【図 1 0】

本実施形態 2 の半導体モジュールの一部の拡大断面図である。

【図 1 1】

本実施形態 2 の半導体モジュールにおいて封止部を除去した状態の模式的平面図である。

【図 1 2】

本発明の他の実施形態（実施形態 3）である半導体モジュールを示す模式的断面図である。

【図 1 3】

本実施形態 3 の半導体モジュールの等価回路図である。

【符号の説明】

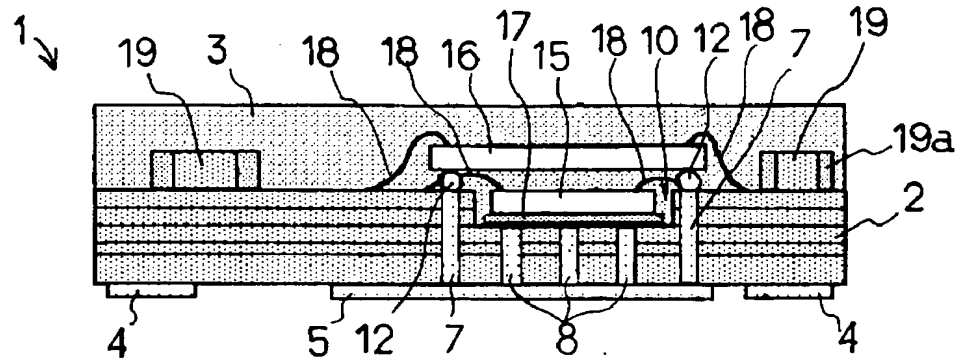
1…半導体モジュール（半導体装置）、2…モジュール基板、2 a…モジュール母基板、3…封止部（パッケージ）、3 a…樹脂封止層、4…外部電極端子、5…放熱パッド、7，8…ビア、9…メッキ膜、10…窪み、12…支持体、15…半導体チップ（下半導体チップ）、16…半導体チップ（上半導体チップ）、17…接着材、18…ワイヤ、19…電子部品、19 a…電極、20…半田、22…配線、23…ワイヤ接続パッド、24…電極接続パッド、30…実装基板、31…配線層、34…導体、35…熱放散パッド、36…半田。

【書類名】

図面

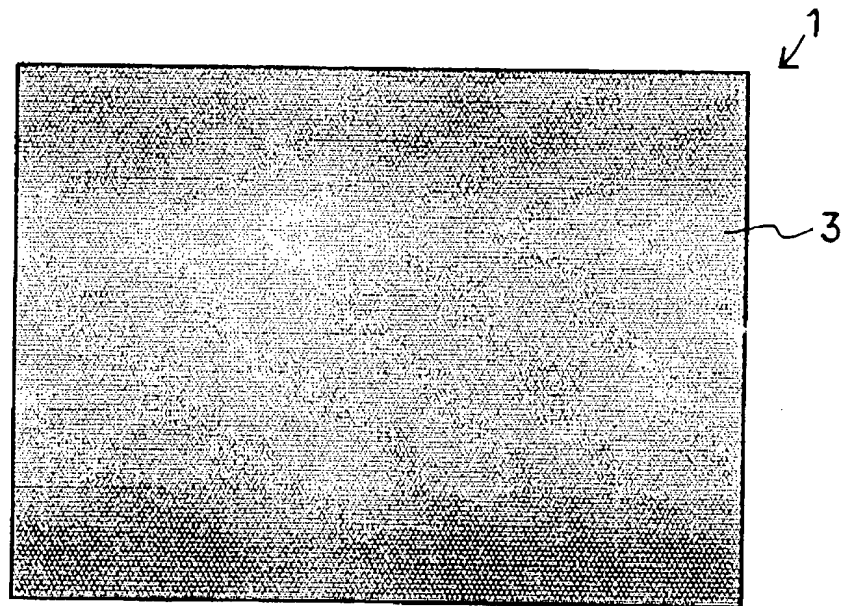
【図 1】

図 1



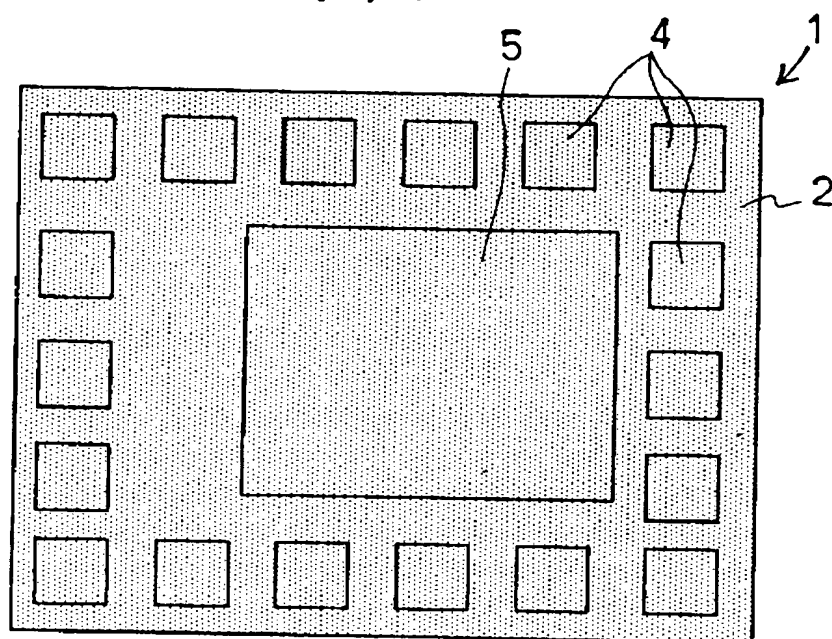
【図 2】

図 2

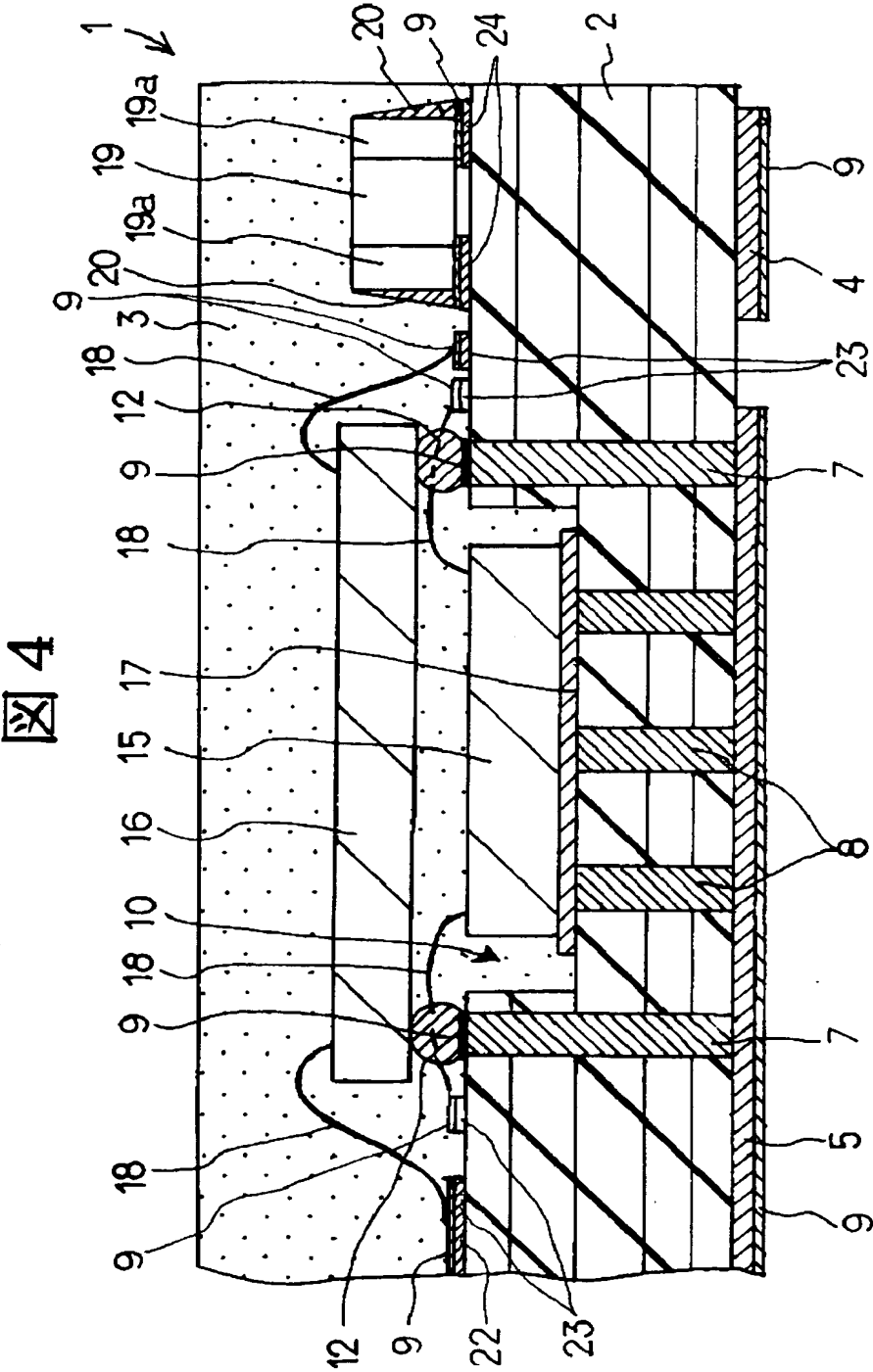


【図 3】

図 3

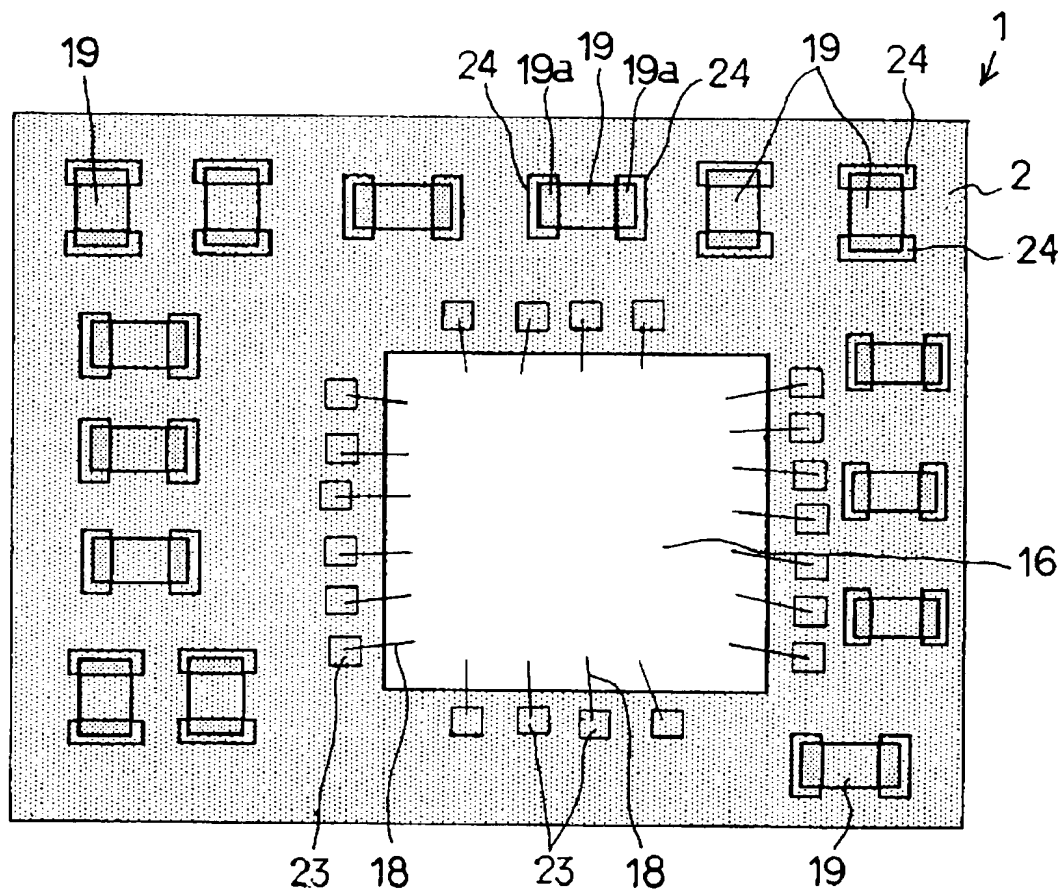


【図 4】



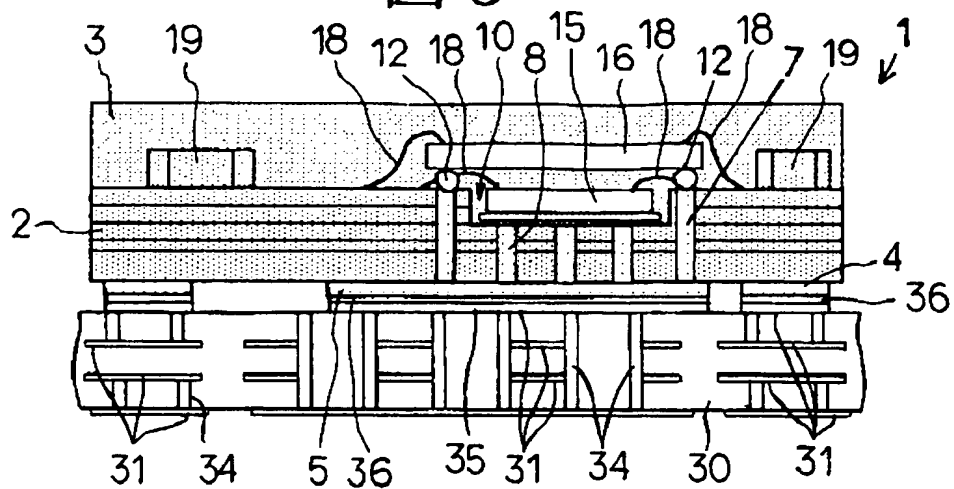
【図 5】

図 5



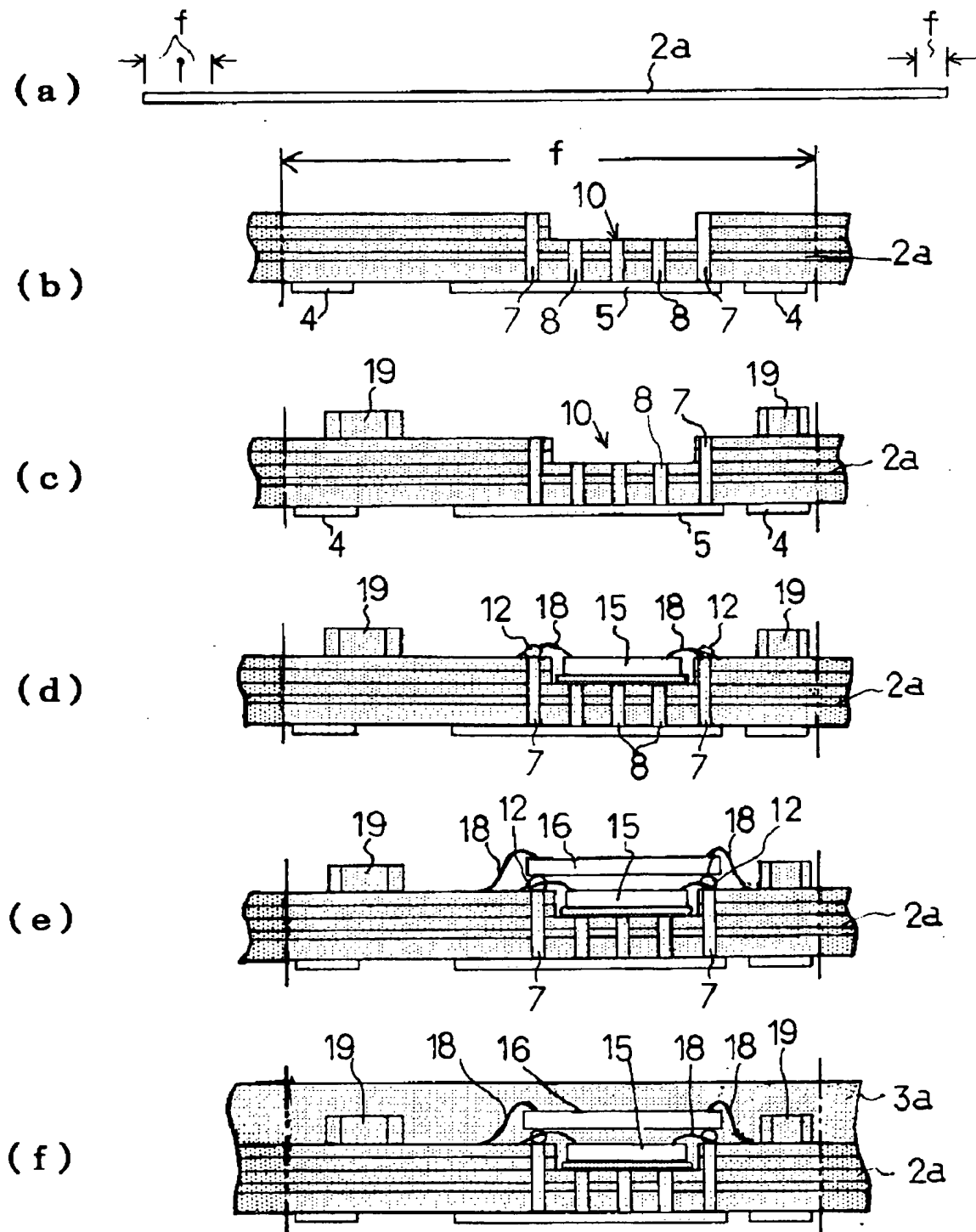
【図 6】

図 6

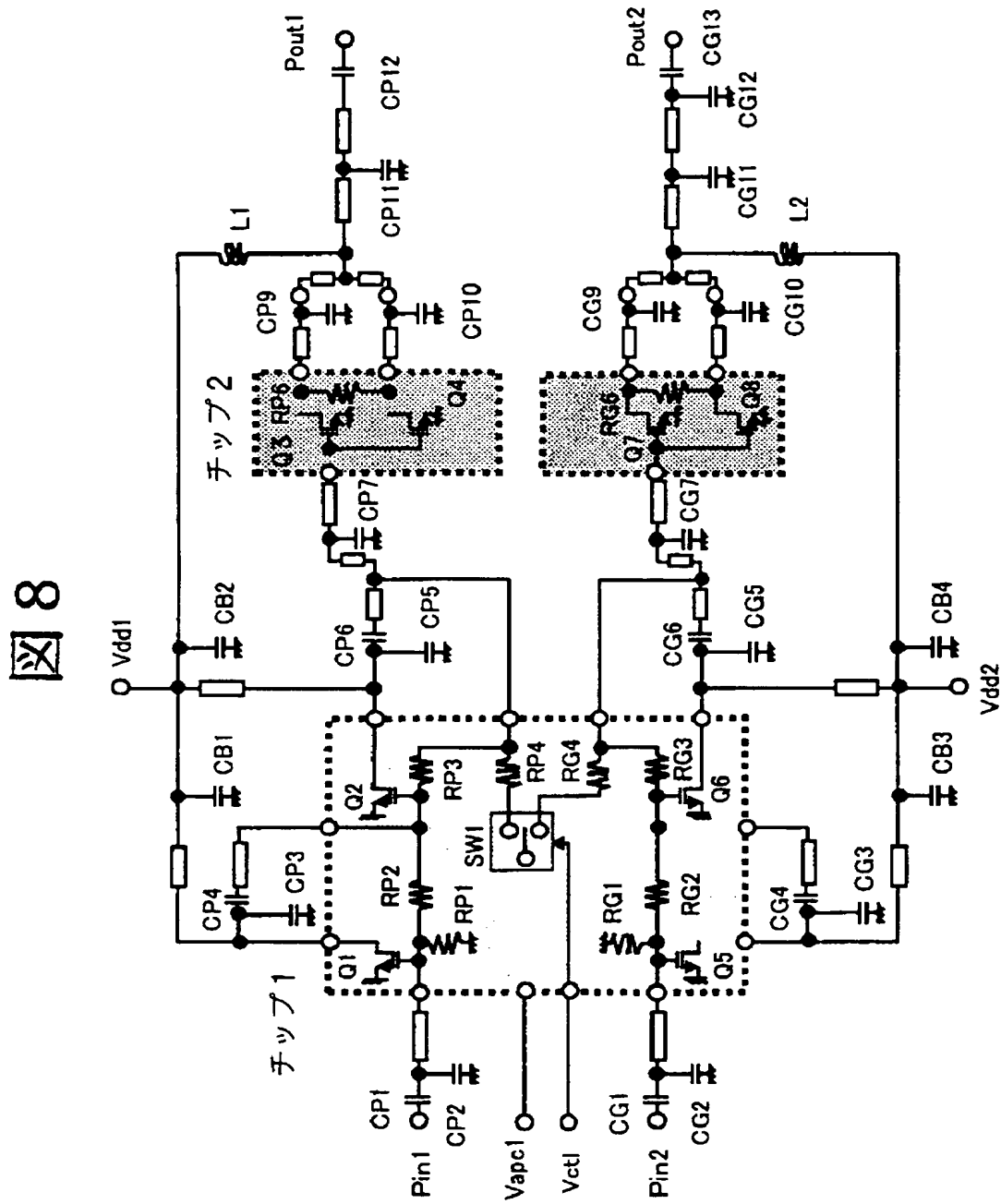


【図 7】

図 7

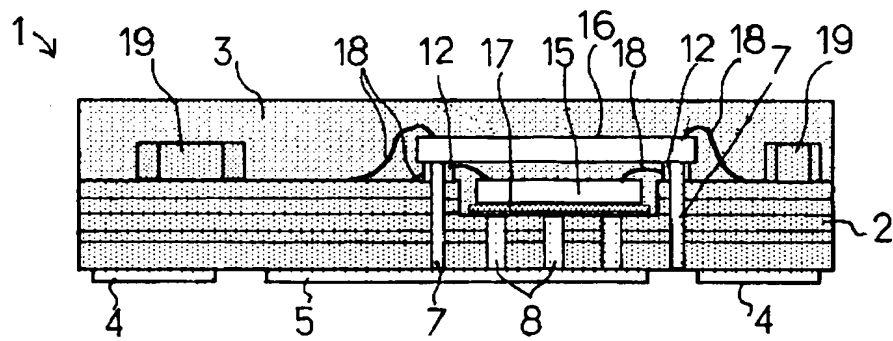


【図 8】

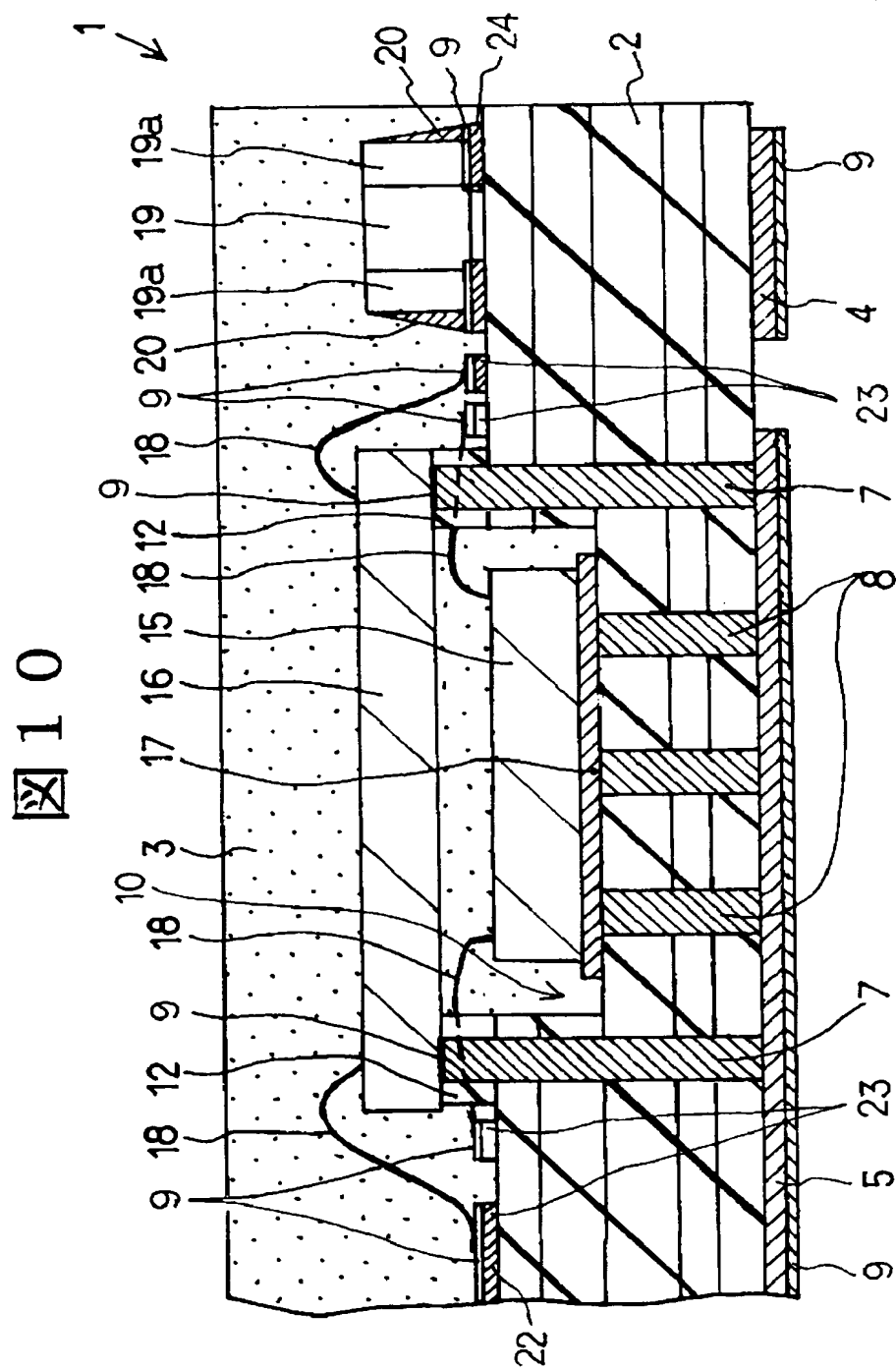


【図 9】

図 9

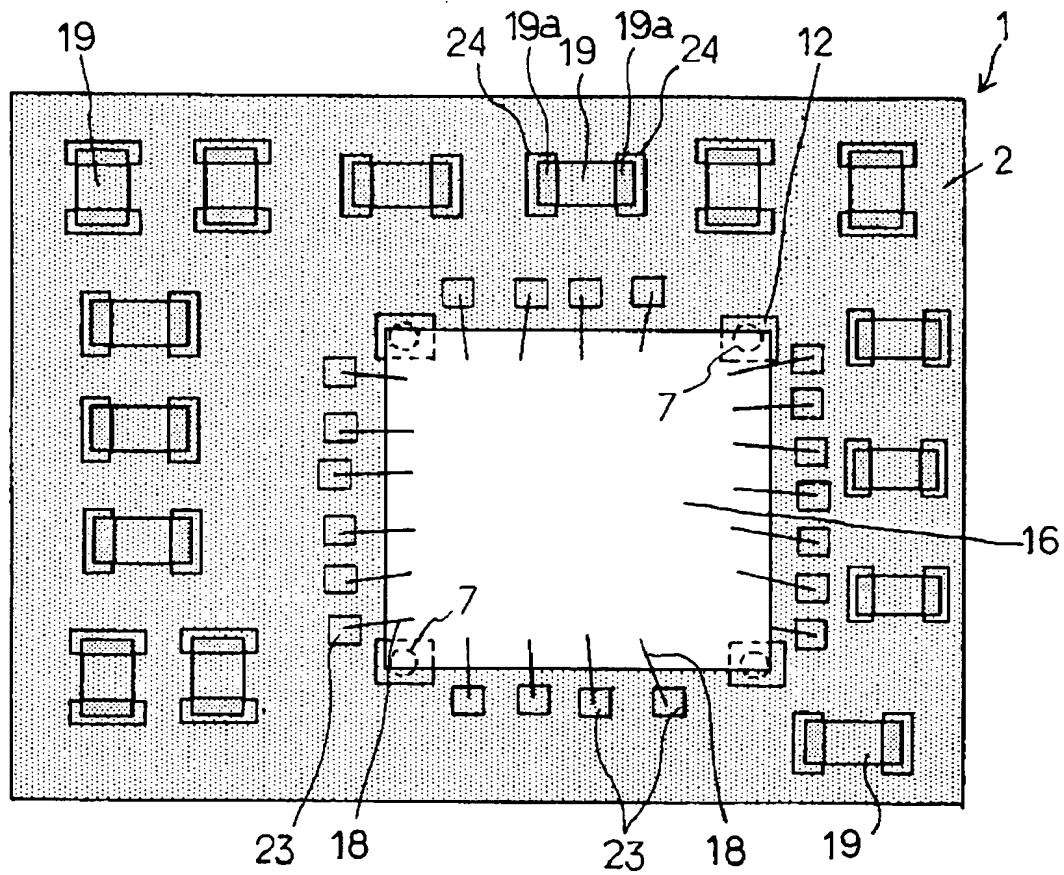


【図 10】



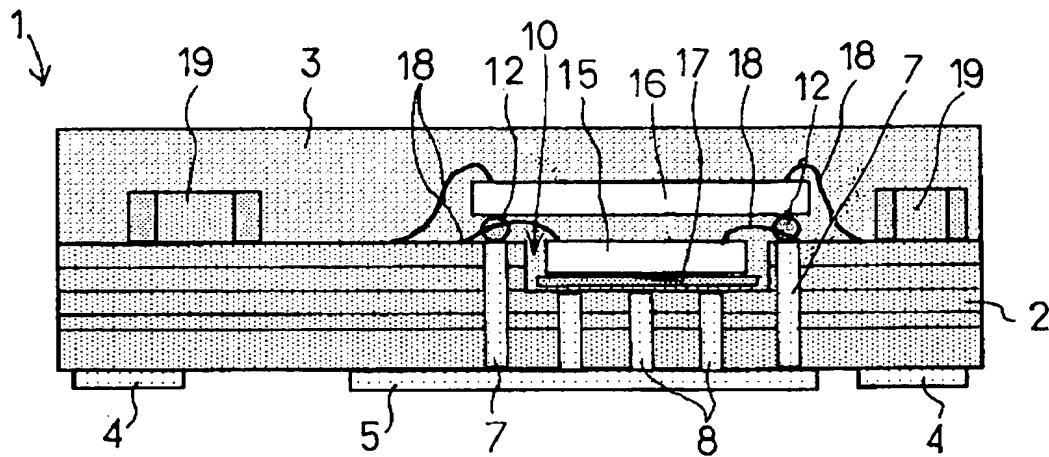
【図 1 1】

図 1 1

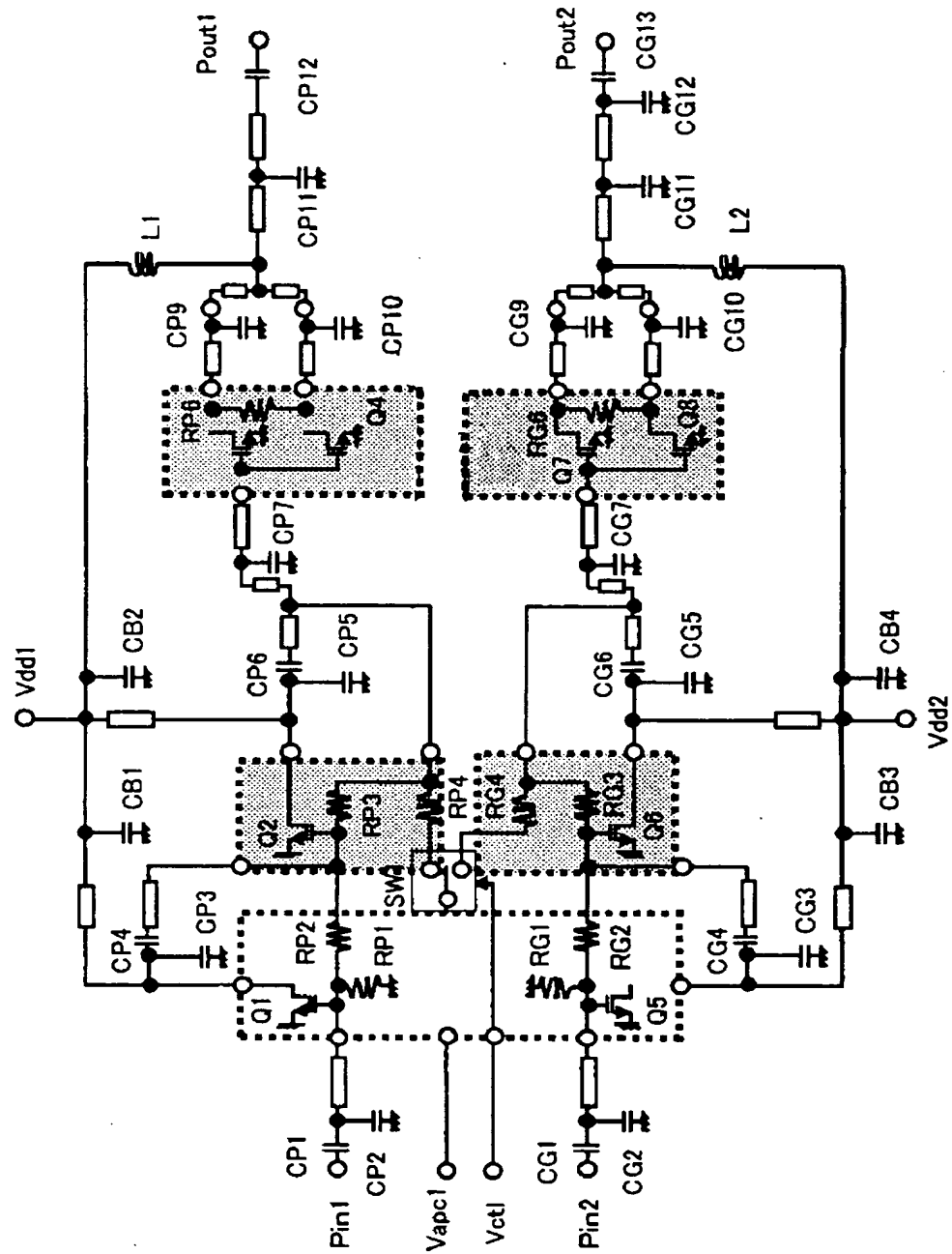


【図 1 2】

図 1 2



【図 13】



【書類名】 要約書

【要約】

【課題】 二つの半導体チップを積層状態で搭載する半導体モジュールにおいて、上半導体チップの下面グランド電極のグランド強化と小型化を図る。

【解決手段】 モジュール基板の上面の窪み底に下半導体チップを固定し、窪みの周囲のモジュール基板上面に設けた導体からなる支持体の上面に上半導体チップを固定する。モジュール基板の下面には外部電極端子及び放熱パッドが設けられている。窪み底には放熱パッドに接続される複数のビアが設けられている。支持体は放熱パッドに接続されるビア上に設けられている。放熱パッドはグランド電位にされる。モジュール基板の上面にはチップ抵抗，チップコンデンサ，チップインダクタ等のチップ状電子部品が搭載されている。半導体チップは導電性のワイヤでモジュール基板の配線に接続されている。上半導体チップの下面グランド電極はグランド電位になる放熱パッドにビアを介して接続される。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 7 8 9 1 1
受付番号	5 0 2 0 1 9 8 1 6 5 5
書類名	特許願
担当官	第五担当上席 0 0 9 4
作成日	平成 1 5 年 1 月 8 日

< 認定情報・付加情報 >

【提出日】	平成14年12月27日
-------	-------------

次頁無

【書類名】 出願人名義変更届（一般承継）
【あて先】 特許庁長官 殿
【事件の表示】
 【出願番号】 特願2002-378911
【承継人】
 【識別番号】 503121103
 【氏名又は名称】 株式会社ルネサステクノロジ
【承継人代理人】
 【識別番号】 100083552
 【弁理士】
 【氏名又は名称】 秋田 収喜
【提出物件の目録】
 【包括委任状番号】 0308731
 【物件名】 承継人であることを証明する登記簿謄本 1
 【援用の表示】 特許第 3 1 5 4 5 4 2 号 平成 1 5 年 4 月 1 1 日付け提出の会社分割による特許権移転登録申請書 を援用する
 【物件名】 権利の承継を証明する承継証明書 1
 【援用の表示】 特願平 5 - 1 6 1 5 4 5 号 同日提出の出願人名義変更届（一般承継）を援用する

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 7 8 9 1 1
受付番号	5 0 3 0 1 2 2 9 9 5 6
書類名	出願人名義変更届（一般承継）
担当官	神田 美恵 7 3 9 7
作成日	平成 1 5 年 9 月 3 日

< 認定情報・付加情報 >

【提出日】	平成 1 5 年 7 月 2 5 日
-------	--------------------

特願 2 0 0 2 - 3 7 8 9 1 1

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 1 0 8]

1 . 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所

特願 2 0 0 2 - 3 7 8 9 1 1

出 願 人 履 歴 情 報

識別番号

[5 0 3 1 2 1 1 0 3]

1. 変更年月日
[変更理由]

2 0 0 3 年 4 月 1 日
新規登録

住 所
氏 名

東京都千代田区丸の内二丁目 4 番 1 号
株式会社ルネサステクノロジ